

Japanese Unexamined Patent Application Publication No. Hei-10-70364

[Claim 1] A ceramic substrate having an insulating base formed by laminating a plurality of insulating layers made from ceramic, and a division groove formed on a surface of the insulating base, and forming division circuit substrates each having an internal wiring and a plurality of end-face electrodes when the ceramic substrate is divided along the division groove, the ceramic substrate characterized in that the insulating base is formed in its thickness direction, a through hole is formed on the division groove, a pair of horse's-hoof-shaped electrically conductive members serving as end-face electrodes of division circuit substrates are formed on the internal surface of the through hole except for the division groove, and anchor sections connected to the electrically conductive members are formed in the thickness direction of the insulating base in the areas serving as the division circuit substrates.

[Claim 3] A division circuit substrate having an end-face electrode formed along a dented section formed on a periphery surface of a division insulating base in its thickness direction, characterized in that a protrusion section for covering an end of the end-face electrode is

formed together in the dented section, and an anchor section connected to the end-face electrode is formed in the thickness direction of the division insulating base.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-70364

(43) 公開日 平成10年(1998) 3月10日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/46			H 0 5 K 3/46	H
				N
1/02			1/02	G

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21) 出願番号	特願平8-227013	(71) 出願人	000006633 京セラ株式会社 京都府京都市山科区東野北井ノ上町5番地の22
(22) 出願日	平成8年(1996) 8月28日	(72) 発明者	深水 則光 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
		(72) 発明者	松本 譲 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
		(72) 発明者	中宮 道信 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

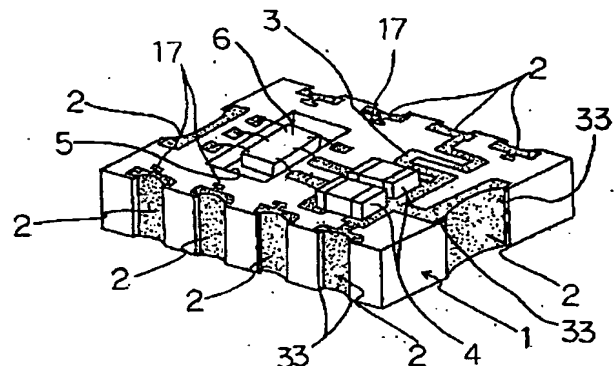
最終頁に続く

(54) 【発明の名称】 セラミック基板及びその製造方法並びに分割回路基板

(57) 【要約】

【課題】 分割溝で分割すると端面電極を直接切断することになり、端面電極に分割する際の力が作用することにより、また、分割回路基板の取り扱い時に端面電極が剥がれ落ちる等、端面電極と絶縁基体の接続信頼性が低かった。

【解決手段】 絶縁層10を複数積層してなる絶縁基体13と、絶縁層10間に形成された内部配線11と、絶縁基体13表面に形成された分割溝7と、絶縁基体13の厚み方向に形成された端面電極2を形成する導電部材21とを備えてなり、分割溝7で分割した際に複数の分割回路基板1となるセラミック基板において、導電部材21が略U字状をなし、隣り合う分割回路基板1の導電部材21の端部同士が分割溝7を挟んで対向させ、導電部材21と接続されるアンカー部17を分割回路基板1に形成してなるものである。



【特許請求の範囲】

【請求項1】セラミックスからなる絶縁層を複数積層してなる絶縁基体と、前記絶縁基体表面に形成された分割溝とを有し、該分割溝で分割した際にそれぞれが内部配線と複数の端面電極を有する分割回路基板となるセラミック基板であって、前記絶縁基体はその厚み方向に形成され、かつ前記分割溝上に形成された貫通孔を有し、該貫通孔の内面に、前記分割溝を除いて前記分割回路基板の端面電極となる一対の馬蹄形状の導電部材を形成するとともに、該導電部材と接続されるアンカー一部を前記分割回路基板となる領域に前記絶縁基体の厚み方向に形成してなることを特徴とするセラミック基板。

【請求項2】セラミックスからなる絶縁層を複数積層してなる絶縁基体と、前記絶縁基体表面に形成された分割溝とを有し、該分割溝で分割した際にそれぞれが内部配線と複数の端面電極を有する分割回路基板となるセラミック基板の製造方法であって、セラミックスからなる絶縁層材料、光硬化可能なモノマー、有機バインダを含有するスリッ材を薄層化し乾燥して絶縁層成形体を形成する工程と、該絶縁層成形体の表面に前記端面電極およびこの端面電極に接続されるアンカー部の形成位置を除いて露光処理を施す工程と、露光処理を施した前記絶縁層成形体を現像処理して、端面電極を形成する位置に一対の馬蹄形状の端面電極用貫通溝をその端部同士が対向するように形成するとともに、前記端面電極用貫通溝と連続するアンカー一部用貫通溝を形成する工程と、該端面電極用貫通溝およびアンカー一部用貫通溝内に導電性ペーストを充填する工程と、前記絶縁層成形体の表面に導電性ペーストを印刷して内部配線パターンを形成する工程と、前記端面電極用貫通溝およびアンカー一部用貫通溝内に導電性ペーストを充填した前記絶縁層成形体に露光処理前の絶縁層成形体を積層する工程と、露光処理から積層までの工程を繰り返して形成された積層成形体の表面に、前記分割回路基板毎に分割するための分割溝を前記一対の馬蹄形状の端面電極用貫通溝の間を通過するように形成する工程と、該分割溝が形成された積層成形体を焼成する工程とを具備してなることを特徴とするセラミック基板の製造方法。

【請求項3】分割絶縁基体の外周面にその厚み方向に形成された凹部に、該凹部に沿って端面電極を形成してなる分割回路基板において、前記凹部に、前記端面電極の端部を被覆する突出部を一体に設けてなるとともに、前記端面電極に接続されるアンカー一部を前記分割絶縁基体に厚み方向に設けてなることを特徴とする分割回路基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、単位ブロック毎に分割した際にはそれぞれが複数の端面電極を有する分割回路基板となるセラミック基板及びその製造方法並びに分割回路基板に関するものである。

【0002】

【従来技術】近年、電子機器は小型軽量化、携帯化が進んでおり、それに用いられる回路ブロックもその動向に呼応する形で、小型軽量薄型化、表面実装化、複合化が押し進められている。

【0003】このような動向の中で、セラミック回路基板は、その優れた放熱性や低誘電損失等の特徴から従来より多用されており、表面実装用ハイブリッドICを中心に幅広く応用されてきた。

【0004】従来、表面実装用ハイブリッドICはセラミック回路基板に半田接合されて用いられている。そして、その接合確認と信頼性維持の観点から、セラミック回路基板は端面電極を有する構造とされている。その端面電極の構造を製造方法の観点からみると、大別して3種類の製造方法がある。

【0005】まずスルーホール厚膜構造と呼ばれる構造で、既に端面電極用のスルーホールが形成された未焼成もしくは既焼成のセラミック基板に吸引等の技術を併用し、厚膜印刷技術等により導電性ペーストをスルーホール内壁面にコーティングし、焼き付ける方法により達成される構造である。本方法の利点は基板を多数個取りで処理出来る為、即ち、単位ブロック毎に分割した際にはそれぞれが複数の端面電極を有する分割回路基板となり、工数削減に有利である。

【0006】第2の構造は単独形成構造と呼ばれる構造で、単位ブロックに分割された分割回路基板に、基本的に1端面ずつ厚膜印刷技術等を用いて端面電極をパターンニング、焼き付けする方法で達成される構造である。本方法の利点は実装投影面積でみたときにスルーホールによるデッドスペースがなく、小型化に適した点である。

【0007】第3の構造は第1の構造を応用したものであり、セラミック基板が多層化されて構成されている際、その未焼成のグリーンシート1層毎にスルーホールを形成し、該スルーホールの内壁面に導電性ペーストをコーティングし、該スルーホール厚膜構造をとったものを積層一体化することにより達成される構造である。この利点は内部配線と端面電極の接合がとり易い点にある。

【0008】

【発明が解決しようとする課題】しかしながら、上記3種の製造方法による構造は各々以下のような欠点があった。即ち、第1のスルーホール厚膜構造では、セラミック基板が内部配線を有していた場合、内部配線と端面電極の接続信頼性に欠ける。未焼成のセラミック基板が対

象であるならば、それにパンチング工法等によりスルーホールを形成する必要があるが、形成時に内部配線が崩れて端面電極との接点がとれにくい。

【0009】また、既焼成のセラミック回路基板が対象であるならば、内部配線に含まれる収縮調整用のフラックス成分等がフリー面であるスルーホール内壁面に浮き上がり、端面電極との接合が難しいという課題が生じる。この課題を解決する為に、エッチング処理等を行うことがあるが、本処理はセラミックスを腐食する可能性があり、且つコストアップにつながる。また、幅の広い端面電極が必要な場合、フラックス成分等がフリー面であるスルーホール内壁面に浮き上がるため、必要な幅を完全にコーティングすることは難しい。

【0010】第2の単独形成構造では、端面を露出させる為に、多数個取りが出来ない。従ってセラミック回路基板の表面に部品を実装する際、実装効率を大きく低下させてしまう。

【0011】第3の構造も第1の構造と同様に端面電極の幅が広がると不適切になる。即ち、この構造では、スルーホール内壁面のみにコーティングすることが困難であり、一方、グリーンシートに形成されたスルーホールに導体ペーストを充填する場合には、導体ペーストをスルーホール内壁面のみに残すには導体ペーストの除去作業が必要となり、また、導体ペーストをそのまま残した場合には導体ペーストが余分に必要となるという問題があった。さらに、一層毎にパンチング等によりスルーホールを形成していたため、スルーホール内壁面が凹凸となり、端面電極表面も凹凸になりやすいという問題があった。

【0012】また、第1および第3の構造では、図8に示すように、絶縁基体40の表面に形成された分割溝41が、分割した際には端面電極となる円筒状の導電部材43を通過していたため、分割溝41で分割すると導電部材43を直接切断することになり、導電部材43に分割する際の力が作用し、導電部材43が剥がれ落ちる等、導電部材43と絶縁基体40の接続信頼性が低下するという問題があった。

【0013】さらに、従来から種々の端面構造や導体形状が用いられてきたが、金型を用いるパンチング工法により端面電極を作成した場合、円及び楕円等の単純形状による設計を強いられ、導電部材43と絶縁基体40の接続信頼性や量産性に優れた端面構造が得られなかった。

【0014】さらにまた、上記第1乃至第3の構造においては、絶縁基体40の凹部表面に単に導電部材が積層されている状態であり、絶縁基体40の凹部から導電部材が剥離し易いという問題があった。

【0015】

【課題を解決するための手段】本発明のセラミック基板は、セラミックスからなる絶縁層を複数積層してなる絶縁基体と、前記絶縁基体表面に形成された分割溝とを有

し、該分割溝で分割した際にそれぞれが内部配線と複数の端面電極を有する分割回路基板となるセラミック基板であって、前記絶縁基体はその厚み方向に形成され、かつ前記分割溝上に形成された貫通孔を有し、該貫通孔の内面に、前記分割溝を除いて前記分割回路基板の端面電極となる一對の馬蹄形状の導電部材を形成するとともに、該導電部材と接続されるアンカー部を前記分割回路基板となる領域に前記絶縁基体の厚み方向に形成してなるものである。

【0016】また、本発明のセラミック基板の製造方法は、セラミックスからなる絶縁層を複数積層してなる絶縁基体と、前記絶縁基体表面に形成された分割溝とを有し、該分割溝で分割した際にそれぞれが内部配線と複数の端面電極を有する分割回路基板となるセラミック基板の製造方法であって、セラミックスからなる絶縁層材料、光硬化可能なモノマー、有機バインダを含有するスリップ材を薄層化し乾燥して絶縁層成形体を形成する工程と、該絶縁層成形体の表面に前記端面電極およびこの端面電極に接続されるアンカー部の形成位置を除いて露光処理を施す工程と、露光処理を施した前記絶縁層成形体を現像処理して、端面電極を形成する位置に一對の馬蹄形状の端面電極用貫通溝をその端部同士が対向するように形成するとともに、前記端面電極用貫通溝と連続するアンカー部用貫通溝を形成する工程と、該端面電極用貫通溝およびアンカー部用貫通溝内に導電性ペーストを充填する工程と、前記絶縁層成形体の表面に導電性ペーストを印刷して内部配線パターンを形成する工程と、前記端面電極用貫通溝およびアンカー部用貫通溝内に導電性ペーストを充填した前記絶縁層成形体に露光処理前の絶縁層成形体を積層する工程と、露光処理から積層までの工程を繰り返して形成された積層成形体の表面に、前記分割回路基板毎に分割するための分割溝を前記一對の馬蹄形状の端面電極用貫通溝の間を通過するように形成する工程と、該分割溝が形成された積層成形体を焼成する工程とを具備する方法である。

【0017】さらに、本発明の分割回路基板は、分割絶縁基体の外周面にその厚み方向に形成された凹部に、該凹部に沿って端面電極を形成してなる分割回路基板において、前記凹部に、前記端面電極の端部を被覆する突出部を一体に設けてなるとともに、前記端面電極に接続されるアンカー部を前記分割絶縁基体に厚み方向に設けてなるものである。

【0018】尚、本発明のセラミックスからなる絶縁層において、セラミックとはガラスセラミックも含む意味であり、絶縁層とは誘電体層も含む意味である。分割して基板を作製する場合もあるが、分割して電子部品を作製する場合も含む。

【0019】

【作用】本発明のセラミック基板によれば、単位ブロック毎に分割する為の分割溝を、端面電極となる相向かい

合う2つの馬蹄形状の導電部材の端部間を通るように形成したため、分割溝に沿って分割しても、端面電極となる導電部材を直接分割することがなくなり、さらにアンカー部により導電部材が分割絶縁基体に強固に固定されるため、分割絶縁基体からの端面電極の剥がれが抑制され、この端面電極と分割絶縁基体との接続信頼性を向上することができる。

【0020】また、内部配線と端面電極の接続信頼性が良好であり、製造工数も少なく、多数個取りの可能なセラミック基板が実現可能となる。更に、多数個取りができることから、セラミック基板の表面に部品を実装する際に実装効率も高くなるという利点があげられる。

【0021】さらに、分割溝に沿って分割して得られた本発明の分割回路基板では、分割絶縁基体の外周面に形成された凹部の内方に突出した突出部により、馬蹄形状の端面電極の端部が被覆されることになり、端面電極が分割回路基板の外周面には露出せず、外部から直接的に力が作用するようなことが殆どなく、分割回路基板の取り扱い時に端面電極が剥がれ落ちる等の問題も改善される。さらに、アンカー部により端面電極が分割回路基板に強固に固定されることになるため、端面電極の剥がれをさらに防止することができる。

【0022】本発明のセラミック基板の製造方法では、端面電極を絶縁層の厚み方向に、絶縁層一層毎に形成する発想は、従来の技術で説明した第3の方法と基本的に同様である。但し、第3の方法のようにスルーホールを形成した場合と異なり、端面電極に相当する部分（端面電極用貫通溝）に端面電極導体を埋め込むような形成であることが特徴である。スルーホール方式では、埋め込まれた導体が剥離するという問題により製作不能であった、例えば1mmの厚みの基板の端面に1mmの幅の端面電極を形成するといった幅広の端面電極形成が可能になる。

【0023】

【発明の実施の形態】本発明のセラミック基板は、一対の馬蹄形状の導電部材を、絶縁基体に形成された分割溝を挟んで端部同士が対向するように所定間隔をおいて形成してなるものである。本発明のセラミック基板の絶縁基体は、セラミックまたはガラスセラミックからなる絶縁層を複数積層して構成されており、これらの絶縁層の間には内部配線が形成されている。そして、このセラミック基板の表面には、分割溝が形成されており、この分割溝は、端部同士が対向するように形成された一対の馬蹄形状の導電部材の間に形成されている。導電部材には、絶縁層に形成されたアンカー部が接続されている。分割溝に沿ってセラミック基板を分割することにより、絶縁基体の外周面に形成された凹部に、該凹部の内方に突出した突出部が形成され、この突出部により端面電極の端部が被覆され、かつ、アンカー部により絶縁層にアンカーされた複数の端面電極を有する分割回路基板が得

られる。

【0024】本発明のセラミック基板の製造方法は、絶縁層成形体に露光、現像し、端面電極となる位置に馬蹄形状の端面電極用貫通溝を形成するとともに、端面電極に接続されるアンカー部となる位置にアンカー部用貫通溝を形成し、これらの溝に導体ペーストを充填し、以上の工程を繰り返して、分割した際にはそれぞれがアンカー部に接続された端面電極を有する分割回路基板が複数形成されたセラミック基板を製造する方法である。

【0025】また、本発明の製造方法では、端部同士を対向して形成された一対の馬蹄形状の導電部材の内部には、絶縁層成形体の積層一体化後に絶縁層成形体と同一組成の柱状体が存在している。この構造のまま分割溝に沿って分割すると端面電極が形成できないため、分割前に導電部材の内部の柱状体を取り除かなくてはならないが、この取り除く工程はセラミック基板をハイブリッドIC単位ブロックとして使用する前（分割前）であればどの過程でも良い。例えば、積層一体化後、焼成前に行っても良いし、焼成後でもかまわない。

【0026】また、分割された分割回路基板は最終的に半田により実装されるため、分割回路基板の端面電極は半田で接合できるものでなくてはならない。従って、ガラスセラミックを含むセラミックスとの同時焼成を考えると、セラミックスは800～1050℃程度で焼成可能な材料であり、また、端面電極の構成金属は、銀、パラジウム、白金、銅および銀とパラジウムの合金のうちの一種を主成分とするものであり、このうちでも銀系合金もしくは銅が好ましい。銀は半田食われがある為、ニッケル下地でスズめっき等を施したほうが好ましい。また、タングステンやモリブデン等は半田で接合が直接不可能である為、この場合にもタングステンやモリブデン等の表面にメッキ等を施したほうが好ましい。

【0027】本発明の製造方法について詳細に説明する。

【0028】まず、絶縁層となるスリップ材は、ガラスセラミックスまたはセラミック材料、光硬化可能なモノマー、有機バインダと、有機溶剤を均質混練して得られた溶剤系のスリップ材である。

【0029】また850～1050℃で焼成されるいわゆる低温焼成セラミックスを複合回路ブロックとして用いる場合においては、絶縁層には、セラミック材料とガラス材料（両者を合わせて固形成分という）を一般的に用いる。

【0030】セラミック材料としては、クリストバライト、石英、コランダム（ α アルミナ）、ムライト、ジルコニア、コージェライト等の粉末であり、その平均粒径は、好ましくは1.0～6.0 μ m、更に好ましくは1.5～4.0 μ mである。これらのセラミック材料は2種以上混合して用いてもよい。ここで、1.0～6.0 μ mのセラミック材料を用いるのは、セラミック材料

の平均粒径が $1.0\mu\text{m}$ 未満の場合は、スリップ化することが困難であり、後述の露光時に露光光が乱反射して十分な露光ができなくなり、逆に平均粒径が $6.0\mu\text{m}$ を超えると緻密な絶縁層が得にくくなるからである。

【0031】ガラス材料は、複数の金属酸化物を含むガラスフリットであり、 $850\sim 1050^\circ\text{C}$ で焼成した後に、コージェライト、ムライト、アノーサイト、セルジアン、スピネル、ガーナイト、ウィレマイト、ドロマイト、ペタライト及びその置換誘導体の結晶を少なくとも1種析出するものであれば、強度の高い絶縁層が可能となる。特に、アノーサイトまたはセルジアンを析出する結晶化ガラスフリットを用いると、より強度の高い絶縁層が得られ、また、コージェライトまたはムライトを析出し得る結晶化ガラスフリットを用いると、焼成後の熱膨張率が低い為、回路基板上にIC等のシリコンチップを配置するための回路基板としては最適となる。

【0032】絶縁層の強度、熱膨張率を考慮した最も好ましいガラス材料としては、 B_2O_3 、 SiO_2 、 Al_2O_3 、 ZnO 、アルカリ土類酸化物を含むガラスフリットである。このようなガラスフリットは、ガラス化範囲が広く、また屈伏点が $600\sim 800^\circ\text{C}$ 付近にある為、 $850\sim 1050^\circ\text{C}$ 程度で焼成する場合、低温焼成多層セラミック回路基板に用いる内部配線、ビアホール導体となる銅系、銀系及び金系の導電材料の焼結挙動に適している。

【0033】夫々の成分の作用として、 B_2O_3 、 SiO_2 は、主にネットワークフォーマーとして、 Al_2O_3 は、主にインターメディエイトとして、 ZnO 、アルカリ土類酸化物は、主に更にネットワークモディファイヤーとして作用する。

【0034】このようなガラス材料は、上述の所定成分を所定の比率で混合して加熱溶解し、これを急冷後に粉砕することによって得られる。粉砕されたガラスフリットの平均粒径は、 $1.0\sim 5.0\mu\text{m}$ 、好ましくは $1.5\sim 3.5\mu\text{m}$ である。

【0035】ここで、粉砕されたガラスフリットの平均粒径を $1.0\sim 5.0\mu\text{m}$ としたのは、平均粒径が $1.0\mu\text{m}$ 未満の場合はスリップ化することが困難であり、後述の露光時に露光光が乱反射して十分な露光ができなくなり、逆に平均粒径が $5.0\mu\text{m}$ を超えると分散性が損なわれ、具体的には絶縁材料であるセラミック粉末間に均等に溶解分散できず、強度が非常に低下してしまうからである。

【0036】上述のセラミック材料とガラス材料との構成比率は、セラミック材料が10重量%～50重量%、好ましくは20重量%～35重量%であり、ガラス材料が90重量%～50重量%、好ましくは80重量%～65重量%である。

【0037】ここで、セラミック材料が10重量%～50重量%、ガラス材料が90重量%～50重量%とした

のは、セラミック材料が10重量%未満、且つガラス材料が90重量%を超えると、絶縁層にガラス質が増加しすぎ、絶縁層の強度等からしても不適切であり、また、セラミック材料が50重量%を超え、且つガラス材料が50重量%未満となると、後述の露光時に露光光が乱反射して十分な露光ができなくなり、焼成後の絶縁層の緻密性も損なわれるからである。

【0038】上述のセラミック材料の他に、スリップ材の構成材料としては、焼結によって消失される光硬化可能なモノマー、有機バインダーと、さらに、有機溶剤とを含んでいる。溶剤系のスリップ材の代わりに水系スリップ材を用いても良い。

【0039】溶剤系スリップ材の光硬化可能なモノマーは、低温短時間の焼成工程に対応するために、熱分解性に優れたものでなくてはならない。光硬化可能なモノマーとしては、スリップ材の塗布・乾燥後の露光によって、光重合される必要があり、遊離ラジカルの形成、連鎖生長付加重合が可能で、2級もしくは3級炭素を有したモノマーが好ましく、例えば少なくとも1つの重合可能なエチレン系基を有するブチルアクリレート等のアルキルアクリレートおよびそれらに対応するアルキルメタクリレートが有効である。また、テトラエチレングリコールジアクリレート等のポリエチレングリコールジアクリレートおよびそれらに対応するメタクリレートも有効である。光硬化可能なモノマーは、露光で硬化され、現像で露光以外部分が容易に除去できるような範囲で添加され、例えば、固形成分に対して5～15重量%以下である。

【0040】溶剤系スリップ材の有機バインダは、光硬化可能なモノマーと同様に熱分解性の良好なものでなくてはならない。具体的には 600°C 以下で熱分解が可能でなくてはならない。更に好ましくは 500°C 以下である。熱分解温度が 600°C を超えると、絶縁層内に残存してしまい、カーボンとしてトラップし、基体を灰色に変色させたり、絶縁層の絶縁抵抗及びQ値までも低下させてしまう。またボイドとなりデラミネーションを起こすことがある。

【0041】また、スリップ材として、増感剤、光開始系材料等を必要に応じて添加しても構わない。例えば、光開始系材料としては、ベンゾフェノン類、アシロインエステル類化合物などが挙げられる。

【0042】上述のように、ガラスセラミックスまたはセラミック材料、光硬化可能なモノマー、有機バインダさらに、有機溶剤とともに混合、混練して、絶縁層となる溶剤系スリップ材が構成される。混合・混練方法は従来より用いられている方法、例えばボールミルによる方法を用いればよい。スリップ材の薄層化方法は、例えば、ドクターブレード法（ナイフコート法）、ロールコート法、印刷法などにより形成され、特に塗布後の絶縁層成形体の表面が平坦化することが容易なドクターブレ

ード法などが好適である。尚、スリップ材は薄層化の方法に応じて所定粘度に調整される。

【0043】また、端面電極となる導体材料の導電性ペーストは、銀系合金または銅のうち少なくとも1つの金属材料の粉末と、低融点ガラス成分と、有機バインダー及び有機溶剤とを均質混練したものが好適に使用される。内部配線及びビアホール導体となる導体材料の導電性ペーストは端面電極のものと同様でもかまわないし、銀を主成分としたものでもかまわない。これらは、特に焼成温度が850～1050℃であるため、金属材料としては、比較的低融点であり、且つ低抵抗材料が選択され、また、低融点ガラス成分も、絶縁層となる絶縁層成形体（スリップ材を塗布、乾燥したもの）との焼結挙動を考慮して、その屈伏点が700℃前後となるものが使用される。アンカー部は、端面電極に接続できるものであればどのような材料から構成しても良く、端面電極材料と異なるものでも良いが、端面電極との接続性および製造容易性の観点から同一材料からなることが望ましい。この場合には、アンカー部に内部配線を接続することもできる。

【0044】本発明のセラミック回路基板の製造方法は、まず、支持基板上にスリップ材料を薄層化（以下、単に塗布という）・乾燥して絶縁層となる絶縁層成形体を形成する。

【0045】支持基板としては、ガラス基板、有機フィルム、アルミナセラミックなどが例示できる。この支持基板は、焼成工程前で取り外される。

【0046】塗布方法としては、ドクターブレード法やロールコート法、塗布面積を概略支持基板と同一面積とするスクリーンを用いた印刷法などによって形成される。

【0047】次に、支持基板上に形成した絶縁層成形体に端面電極となる馬蹄形状の端面電極用貫通溝及び端面電極用貫通溝に連通するアンカー部用貫通溝、さらに必要に応じてビアホール導体となる貫通穴を形成する。尚、実際には、貫通溝及び貫通穴の下部は支持基板などによって閉塞されているが、便宜上貫通溝及び貫通穴という。

【0048】貫通溝及び貫通穴の形成方法は、露光・現像を用いて行う。尚、ビアホール導体の形成の不要な絶縁層成形体については、この貫通穴の形成、そして次に続く導電性ペーストの充填を省略する。

【0049】露光処理は、例えば、フォトターゲットを絶縁層成形体上に近接または載置して、貫通溝および貫通穴以外の領域に、低圧、高圧、超高圧の水銀灯系の露光光を照射する。これにより、貫通溝及び貫通穴以外の領域では、光硬化可能なモノマーが光重合反応を起こす。従って、貫通溝及び貫通穴部分のみが現像処理によって除去可能な溶化部となる。この際の端面電極用貫通溝の形状は、端部同士が対向するように一對の馬蹄形状

の端面電極用貫通溝を所定間隔をおいて形成される。アンカー部の形状は、端面電極がアンカーされる形状であればどのような形状でも良いが、特に、アンカー効果の点からT字状であることが望ましい。

【0050】現像処理は、クロロセン等の溶剤を例えばスプレー現像法やパドル現像法によって、貫通溝や貫通穴である露光溶化部に接触させ、現像を行う。一對の馬蹄形状の端面電極用貫通溝の端部同士の間には、絶縁層成形体の一部が残存している。その後、必要に応じて洗浄及び乾燥を行なう。

【0051】次に、端面電極、アンカー部及びビアホール導体となる導電部材を、絶縁層成形体の貫通溝や貫通穴に導電性ペーストを充填し、乾燥することによって形成する。充填方法は、例えばスクリーン印刷方法で行なう。

【0052】次に、内部配線となるパターンを導電性ペーストを用いて印刷・乾燥する。印刷方法は、例えばスクリーン印刷方法で行なう。尚、内部配線が不要な場合は、この工程は省略される。また、この内部配線パターンの形成は、貫通溝形成後に形成しても良い。

【0053】以上、スリップ材の塗布・乾燥による絶縁層成形体の形成、露光・現像による貫通溝及び貫通穴の形成、導電性ペーストの印刷形成による導電部材及び内部配線となるパターンの形成で、基本的に1層分の絶縁層成形体及び内部配線パターンの形成が終了し、これを所望の回数繰り返すことにより未焼成状態の積層成形体が完成する。その後、必要に応じてプレス等を行ない形状を整える。

【0054】この後、積層成形体に、端部が対向するように形成された一對の馬蹄形状の端面電極用貫通溝の間を分割溝が通過するように、分割回路基板毎に分割するための分割溝を形成する。この分割溝の形成工程は、一對の馬蹄形状の端面電極用貫通溝の内側に形成された馬蹄形状の導電部材内部の柱状体を取り除く前に行うことが望ましい。

【0055】次に、端面電極用貫通溝に充填された一對の馬蹄形状の導電部材内部の柱状体を取り除く。本工程は先述のごとく未焼成状態のセラミック回路基板状態で実施することは本発明においては限定されるものではないが、加工の容易性から積層成形体を形成した後除去することが好ましい。方法としては金型による打ち抜き方法等が好ましいが、ドリルによる工法等でも実用可能である。

【0056】最後に焼成を行なう。焼成工程は脱バインダ過程と焼成過程からなり、脱バインダ過程（～600℃）で絶縁層成形体、内部配線パターン、端面電極、アンカー部及びビアホール導体の導電部材の有機成分を消失する。その後、所定雰囲気、所定温度で絶縁層となる絶縁層成形体および内部配線パターン、端面電極、アンカー部、ビアホール導体となる導電部材を一括的に焼成

する。

【0057】

【実施例】図1は、本発明の製造方法により作製されたセラミック基板を分割溝に沿って分割し、得られた分割回路基板の斜視図である。図1において、符号1は分割回路基板を示しており、入出力端子、電源端子、グランド端子等の端子が端面電極2として示されている。図1においては、端面電極2は分割回路基板1の側面4面に計10箇所形成されている。これらの端面電極2には分割回路基板1に形成されたアンカー部17が接続されている。また、分割回路基板1の表面には、表面電極（配線）3が形成され、この表面電極3には抵抗器やコンデンサ等のチップ部品4が接続されている。また、分割回路基板1にはキャビティ部5が形成されており、このキャビティ部5には半導体ベアチップ6が収容され、ワイヤにより表層電極3と接続されている。

【0058】このような分割回路基板1は、この分割回路基板1が集合した、図2に示すようなセラミック基板を分割溝7に沿って分割することにより得られる。

【0059】この実施例では、セラミック基板を、内部配線導体として金系、銀系、銅系導体を使用した低温焼成のセラミックにより形成した場合について説明する。

【0060】本発明のセラミック基板は、図3に示すように、絶縁層10a～10g、内部配線11、ビアホール導体12、端面電極2となる導電部材21、導電部材21に接続されるアンカー部17とからなり、絶縁層10a～10gにより絶縁基体13が形成され、表面には表面電極3が形成されている。尚、図2においては、表面電極3およびアンカー部17の記載は省略している。

【0061】絶縁層10a～10gはガラスセラミック材料からなり、それぞれの厚みは40～150 μ mである。このような絶縁層10aと絶縁層10b、絶縁層10cと絶縁層10d、絶縁層10eと絶縁層10f、絶縁層10fと絶縁層10g間には、内部配線11が配置されている。内部配線11は、金系、銀系、銅系の金属材料、例えば銀系導体からなっている。また、内部配線11は、絶縁層10gの厚みを貫くビアホール導体12によって接続されているものもあれば、容量結合等で分布定数的に接続されるものもある。このビアホール導体12も内部配線11と同様に金系、銀系、銅系の金属材料、例えば銀系導体からなっている。

【0062】絶縁基体13の表面には、絶縁層10gのビアホール導体12と接続する表面電極3が形成されており、この表面電極3上には、必要に応じて厚膜抵抗体膜や厚膜保護膜が形成されたり、メッキ処理されたり、また、図1に示したように、ICを含む各種電子部品が半田やボンディング細線によって接合される。

【0063】本発明の分割回路基板は、図4及び図5に示される中間構造を経て製造される。まず、絶縁層10a～10gとなるスリップ材を作成する。

【0064】溶剤系スリップ材は、例えば、ガラス材料であるSiO₂、Al₂O₃、ZnO、MgO、B₂O₃を主成分とする結晶化ガラス粉末50重量%とセラミック材料であるアルミナ粉末50重量%とからなるガラスセラミック粉末と、光硬化可能なモノマー、例えばポリオキシエチル化トリメチロールプロパントリアクリレートと、有機バインダ、例えばアルキルメタクリレートと、可塑剤とを、有機溶剤、例えばエチルカルビトールアセテートに混合し、ボールミルで約48時間混練して作成される。

【0065】尚、この実施例では溶剤系スリップ材を作成しているが、上述のように親水性の官能基を付加した光硬化可能なモノマー、例えば多官能基メタクリレートモノマー、有機バインダ、例えばカルボキシル変性アルキルメタクリレートを用いて、イオン交換水で混練した水系スリップ材を作成しても構わない。

【0066】また、内部配線11、ビアホール導体12、端面電極2、アンカー部17となる導電性ペーストを作成する。導電性ペーストは、低融点で且つ低抵抗の金属材料である例えば銀粉末と、珪酸系低融点ガラス、例えばB₂O₃-SiO₂-BaOガラス、CaO-B₂O₃-SiO₂ガラス、CaO-Al₂O₃-B₂O₃-SiO₂ガラスと、有機バインダ、例えばエチルセルロースとを、有機溶剤、例えば2,2,4-トリメチル-1,3-ペンタジオールモノイソブチレートに混合し、ボールミルで均質に混練して作成する。

【0067】そして、先ず、図4(a)に示すように、上述のスリップ材を用意された支持基板14上に塗布して乾燥を行い、最下層となる絶縁層成形体20aを形成する。具体的には、まず、支持基板14上に、上述のスリップ材をドクターブレード法によって塗布した後乾燥して、焼成後の絶縁層10a～10gの最下層である絶縁層10aとなる絶縁層成形体20aを形成する。ここで、支持基板14としては、マイラーフィルムを用い、焼成工程前に取り外される。塗布後の乾燥条件は、60～80℃で20分乾燥であり、薄層化・乾燥された絶縁層成形体20aの厚みは120 μ mである。

【0068】この絶縁層成形体20aには端面電極2に相当する導電部材21およびこの導電部材21に接続するアンカー部17が形成されるため、図4(b)に示すように、端面電極用貫通溝23およびアンカー部用貫通溝37の形成を行う。一対の端面電極用貫通溝23は、平面方向から見ると、図6に示すように、それらの端面24同士が所定間隔をおいて対向して形成されている。また、アンカー部用貫通溝37はT字状をしており、端面電極用貫通溝23に連通している。端面電極用貫通溝23およびアンカー部用貫通溝37の形成は、露光処理、現像処理、洗浄・乾燥処理を行うことにより形成する。

【0069】露光処理は、例えば、フォトターゲットを

絶縁層成形体 20a 上に近接または載置して、端面電極用貫通溝 23 およびアンカー部用貫通溝 37 以外の領域に、低圧、高圧、超高圧の水銀灯系の露光を照射する。これにより、端面電極用貫通溝 23 およびアンカー部用貫通溝 37 以外の領域では、光硬化可能なモノマーが光重合反応を起こす。従って、端面電極用貫通溝 23 およびアンカー部用貫通溝 37 部分のみが現像処理によって除去可能な溶化部となる。

【0070】具体的には、露光処理は、絶縁層成形体 20a 上に端面電極用貫通溝 23 およびアンカー部用貫通溝 37 が形成される領域が遮光されるようなフォトマスクを載置して、超高圧水銀灯 ($10\text{mW}/\text{cm}^2$) を光源として用いて露光を行なう。

【0071】これにより、端面電極用貫通溝 23 およびアンカー部用貫通溝 37 が形成される領域の絶縁層成形体 20a においては光硬化可能なモノマーの光重合反応がおこらず、端面電極用貫通溝 23 およびアンカー部用貫通溝 37 が形成される領域以外の絶縁層成形体 20a においては、光重合反応が起こる。ここで光重合反応が起こった部位を不溶化部といい、光重合反応が起こらない部位を溶化部という。

【0072】尚、 $120\mu\text{m}$ 程度の絶縁層成形体は、超高圧水銀灯 ($10\text{mW}/\text{cm}^2$) を $20\sim 30$ 秒程度照射すれば露光を行うことができる。

【0073】現像処理は、クロロセン等の溶剤を例えばスプレー現像法やパドル現像法によって、絶縁層成形体 20a である露光溶化部に接触させ、現像を行う。その後、必要に応じて洗浄及び乾燥を行なう。現像処理は、絶縁層成形体 20a の溶化部を現像液で除去するもので、具体的には 1, 1, 1-トリクロロエタンをスプレー法で現像を行う。

【0074】この現像処理により、絶縁層成形体 20a に $100\sim 200\mu\text{m}$ 幅で U 字状の端面電極用貫通溝 23 を形成することができ、また T 字状のアンカー部用貫通溝 37 を形成することができる。その後、絶縁層成形体 20a を現像によって生じる不要なカスなどを洗浄、乾燥工程により完全に除去する。尚、端面電極用貫通溝 23 は、平面的に見て一部が開いたもの（馬蹄形状）であれば良く、半円状、U 字状、および楕円形、四角形、その他の閉ループ状のものの一部が開いた形状であっても良いことは勿論である。また、アンカー部用貫通溝 37 は端面電極をアンカーできるものであればどのような形状でも良い。

【0075】次に、端面電極用貫通溝 23 およびアンカー部用貫通溝 37 に導体ペーストを充填し、乾燥して、図 4 (c) に示すように、端面電極 2 を形成するための導電部材 21 およびアンカー部 17 を形成するための導電部材 22 を形成する。具体的には、上述の工程で形成した端面電極用貫通溝 23 およびアンカー部用貫通溝 37 に上述の導電性ペーストを充填し、乾燥する。端面電

極用貫通溝 23 およびアンカー部用貫通溝 37 に相当する部位のみに印刷可能なスクリーンを用いる印刷によって、端面電極 2 となる導電部材 21 およびアンカー部 17 となる導電部材 22 を形成し、その後、 $50^\circ\text{C}\cdot 10$ 分乾燥する。

【0076】次に、焼成後に内部配線 11 となるパターンを印刷・乾燥を行う。具体的には、図 4 (c) に示すように、絶縁層 10a と絶縁層 10b との間に配置される内部配線 11 となる内部配線パターン 26 をスクリーン印刷法にて形成し、乾燥を行う。内部配線パターン 26 はアンカー部 17 の導電部材 22 と電気的に接続される。

【0077】そして、前述した絶縁層成形体 20a の形成から、内部配線パターン 26 の形成までの工程を繰り返す。このようにして、図 5 に示すように、最上層の絶縁層成形体 20g を形成し、露光・現像処理により端面電極用貫通溝 23、アンカー部用貫通溝 37 およびビアホールを形成するための貫通穴を形成し、端面電極 2、アンカー部 17 やビアホール導体 12 となる導電性ペーストを印刷充填して、7 層の積層成形体 27 を形成する。尚、内部配線パターン 26 が不要な場合には、前述した内部配線パターン 26 の作製工程が省略される。

【0078】続いて、表面電極 3 となる導体膜を印刷・乾燥により形成する。これは、各絶縁層成形体 20a ~ 20g、内部配線 11 となる配線パターン 26、ビアホール導体 12、アンカー部 17 および端面電極 2 となる導電部材 21、22 との一括焼成時に、表面電極 3 となる導体膜も一括的に焼成しようとするものである。

【0079】次に、必要に応じて、積層成形体 27 の形状をプレスで整え、分割溝 7 を形成し、支持基板 14 を取り外す。分割溝 7 は、図 2 および図 6 に示すように対向して形成された一対の端面電極用貫通溝 23 の内側の柱状体 29 を通過するように形成されている。このような分割溝 7 の形成は、ダイシングソーを用いて形成されている。

【0080】次に端面電極 2 となる一対の馬蹄形状の導電部材 21 で囲まれた円柱状の柱状体 29 を取り除く。除去は金型による打ち抜きで実施する。この際、金型のクリアランスを配慮した上で、柱状体 29 とともに、一対の導電部材 21 の内面が僅かな厚み取り除かれる。本工程は先述のごとく未焼成状態で実施することは本発明においては限定されるものではないが、加工の容易性から積層成形体 27 を形成した後除去することが好ましい。方法としては上述したように金型による打ち抜き方法等が好ましいが、ドリルによる工法等でも実用可能である。

【0081】次に焼成を行う。焼成は、脱バインダー工程と本焼成工程からなる。脱バインダー工程は、概ね 600°C 以下の温度領域であり、絶縁層成形体 20a ~ 20g 及び内部配線パターン 26、導電部材 21、22 に

含まれている有機バインダ、光硬化可能なモノマを消失する過程であり、本焼成工程は、ピーク温度 850～1050℃、例えば、900℃30分ピークの焼成過程であり、絶縁層となる絶縁層成形体 10a～10g および内部配線パターン 26、端面電極 2、アンカー部 17、ビアホール導体 12 となる導電部材 21、22 を一括的に焼成する。

【0082】これにより、図 3 に示すように、7 層の絶縁層 10a～10g の所定の間に内部配線 11、ビアホール導体 12、アンカー部 17、端面電極 2 となる導電部材 21 が形成され、さらに、表面電極 3 が形成された本発明のセラミック基板が作製される。

【0083】その後、表面処理として、さらに、厚膜抵抗膜や厚膜保護膜の印刷・焼きつけ、メッキ処理、さらに IC チップを含む電子部品の接合を行う。そして、この後、分割溝 7 に沿って分割することにより、図 1 に示したような分割回路基板 1 が得られる。即ち、分割回路基板 1 は、図 7 に示すように、分割絶縁基体の外周面に形成された凹部 31 に、該凹部 31 の内方に突出し、かつ、端面電極 2 の端部 24 を被覆する突出部 33 が設けられて形成されている。また、端面電極 2 に接続された T 字状のアンカー部 17 が形成されている。

【0084】本発明のセラミック基板の製造方法によれば、貫通穴や端面電極用貫通溝、アンカー部用貫通溝がフォトリソを用いて、露光・現像処理によって作製されるため、フォトリソのパターンによっても、複雑形状や種々の大きさの端面電極やアンカー部、ビアホール導体が形成され、接続する相手部材に対応した形状、大きさとする事ができる。

【0085】また、従来の製造方法、即ち、金型や NC パンチの打ち抜きでは得ることができない大きな径、または小さな径の貫通溝や貫通穴を形成でき、さらに相対位置精度の高い貫通穴の形成が可能である。

【0086】また、絶縁層となるスリッ材の塗布により絶縁層成形体が形成されるため、絶縁層成形体の表面が、内部配線の配線パターンの積層状態にかかわらず、常に平面状態を維持でき、絶縁層成形体上に配線パターンを形成するにあたって、非常に精度が高くなる。

【0087】さらに、本発明の分割回路基板では、絶縁基体の外周面に形成された凹部の内方に突出した突出部により、端面電極の端部が被覆されることになり、端面電極が分割回路基板の外周面には露出せず、外部から直接的に力が作用するようなことが殆どなく、分割回路基板の取り扱い時に端面電極が剥がれ落ちる等の問題を改善することができる。また、セラミック基板の分割時においても、端面電極となる導電部材を直接分割することがないため力が作用せず、端面電極の剥離を防止することができる。さらに、アンカー部により端面電極が基板に確実に固定されることになるので、端面電極の剥離を防止できるとともに、アンカー部に関して端

面電極に内部配線等を確実に接続することができる。

【0088】上述の実施例では、内部配線 11 として、Au 系、Ag 系、Cu 系の低融点金属材料を用いた低温焼成のセラミック基板の製造方法で説明したが、内部配線 11 として、タングステン、モリブデンなどの高融点金属材料を用いた、1300℃前後で焼成されるセラミック基板に、本発明の製造方法を適用しても構わない。この場合、スリッ材のガラス材料の組成を所定成分とし、さらにセラミック材料との混合比率を所定に設定する必要がある。

【0089】尚、アンカー部 17 は、絶縁基体 13 の厚み方向に貫通するように設けても良いが、例えば、図 3 の絶縁層 10a と 10b のみに形成したり、絶縁層 10d のみに形成しても良い。

【0090】

【発明の効果】本発明によれば、内部配線と端面電極の接続信頼性が良好であり、分割時及び、使用時に端面電極の導電部が剥がれ落ちる等の問題が改善される。また、製造工数も少なく、多数個取りの可能なセラミック回路基板が実現可能となる。また、多数個取りができることから、セラミック回路基板の表面に部品を実装する際に実装効率も高くなる利点があげられる。

【図面の簡単な説明】

【図 1】本発明の製造方法により製造されたセラミック基板を分割して得られた分割回路基板の斜視図である。

【図 2】本発明の製造方法により得られたセラミック基板を示す斜視図である。

【図 3】図 2 の A 線における一部断面図である。

【図 4】本発明の製造方法を説明するための工程図である。

【図 5】焼成前の積層成形体を示す断面図である。

【図 6】図 3 における一対の馬蹄形状の導電部材近傍を示す斜視図である。

【図 7】分割回路基板の端面電極部分を拡大して示す斜視図である。

【図 8】従来のセラミック基板の導電部材部分を拡大して示す平面図である。

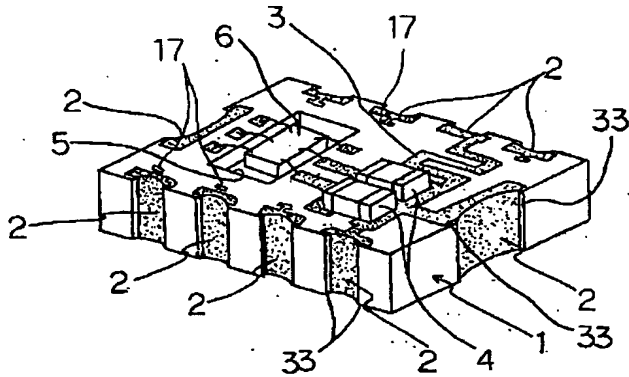
【符号の説明】

- 1・・・分割回路基板
- 2・・・端面電極
- 4・・・チップ部品
- 7・・・分割溝
- 10a～10g・・・絶縁層
- 11・・・内部配線
- 12・・・ビアホール導体
- 13・・・絶縁基体
- 14・・・支持基板
- 17・・・アンカー部
- 20a～20g・・・絶縁層成形体
- 21、22・・・導電部材

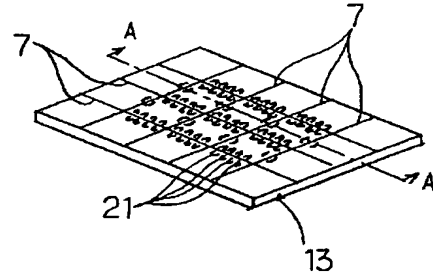
23・・・端面電極用貫通溝
 24・・・端部
 26・・・配線パターン
 27・・・積層成形体

29・・・柱状体
 31・・・凹部
 33・・・突出部
 37・・・アンカー部用貫通溝

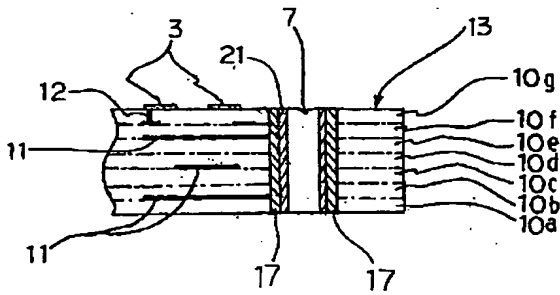
【図1】



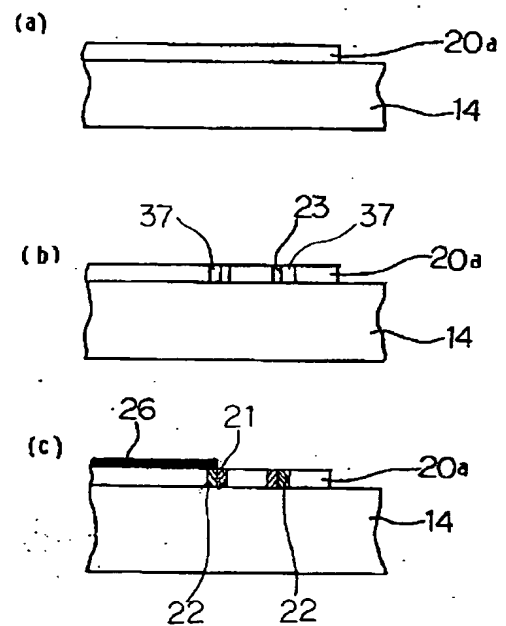
【図2】



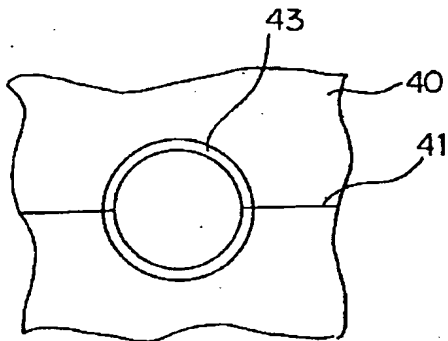
【図3】



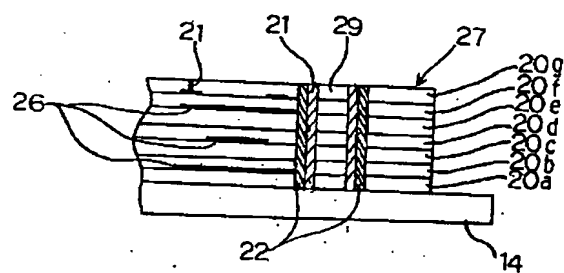
【図4】



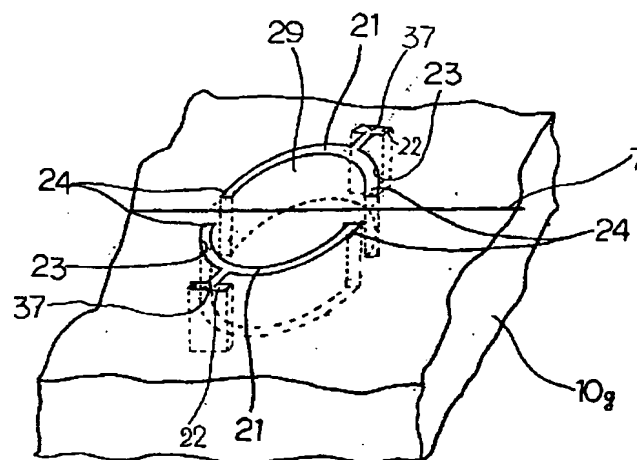
【図8】



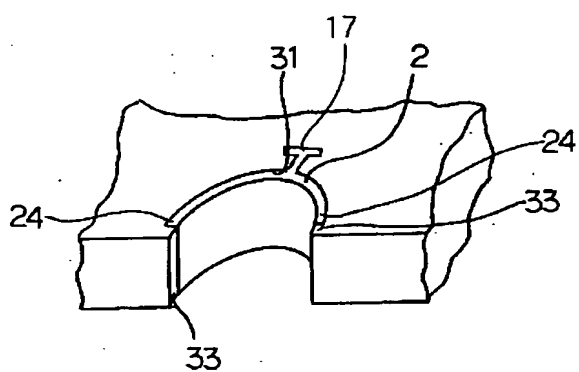
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 井本 晃
 鹿児島県国分市山下町 1 番 4 号 京セラ株
 式会社総合研究所内